



Steuerung der Crying-HF-Kavität mit FESA

Historie

| Version | Datum | Autoren | Beschreibung |
|---------|------------|----------------|---|
| 0.1 | 26.01.2016 | G. Fleischmann | Draft |
| 0.3 | 03.02.2017 | G. Fleischmann | Überarbeitung nach Review. |
| 0.4 | 06.02.2017 | G. Fleischmann | Kapitel 3 (DDS) nach Review mit S. Schäfer überarbeitet |

Inhaltsverzeichnis

| | | |
|---|--|---|
| 1 | EINLEITUNG..... | 2 |
| 2 | AKTUELLER AUFBAU DES SCU-ÜBERRAHMENS DER CRYRING-KAVITÄT | |
| | 3 | |
| 3 | ANSTEUERUNG DER DDS AUS SICHT DER FESA-KLASSE..... | 4 |
| 4 | ANSTEUERUNG DER ADDAC- KARTE | 7 |
| 5 | TREIBERSCHALTEINSCHUB FG900.770 SCU_SPSIO1..... | 8 |
| 6 | OFFENE FRAGEN | 9 |
| 7 | LITERATUR | 9 |

1 Einleitung

Für die Kontrollsystemanbindung der Crying-HF-Kavität ist erstmals eine Implementierung in Form von FESA-Klassen vorgesehen. Damit entsteht ein Präzedenzfall für zukünftige FAIR-Ring-HF-Systeme [1]. Vor diesem Hintergrund muss die Datenversorgung der Crying-Kavität exemplarisch zeigen, wie man das Systemverhalten aus physikalischer Sicht steuert und wie die Umsetzung in die hardware-spezifischen Aktionen erfolgt, siehe Abbildung 1. Weil die Implementierung für den Crying auch zeigen soll, wie die Übertragung auf andere HF-Systeme aussehen könnte, wird diese Lösung die Basis und Diskussionsgrundlage für alle Weiterentwicklungen sein.

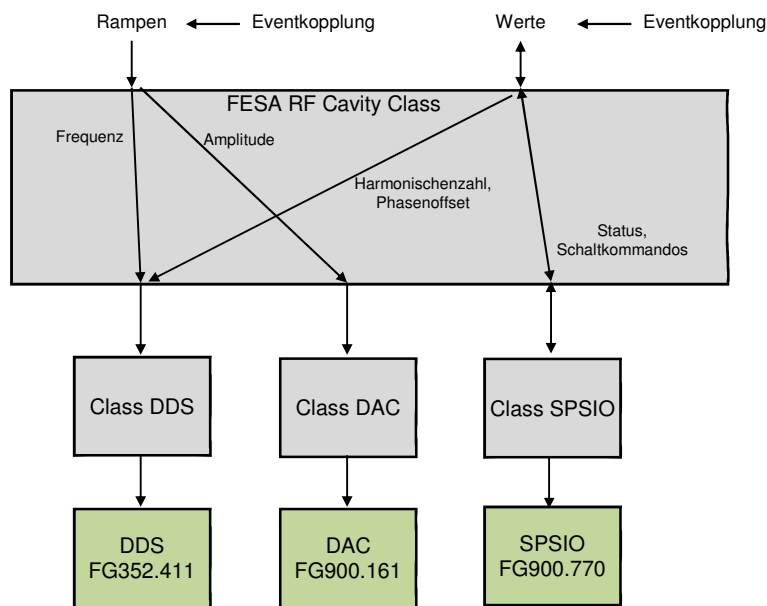


Abbildung 1: FESA RF Cavity Class.

| Autor | Datum | Version | Dateiname | Seite |
|----------------|------------|---------|-------------------------------------|-------|
| G. Fleischmann | 06.02.2017 | 0.4 | Arb-Notiz-RRF_Crying-FESA_V0.4.docx | 2/9 |

2 Aktueller Aufbau des SCU-Überrahmens der Cryring-Kavität

Die Cryring-Kavität stellt sich in Form einer FESA RF Cavity Class¹ für die Cryring SCU YR05BE1 dar, die von der Abteilung "Control Systems" erstellt wird. In Abbildung 2 ist die aktuelle Konfiguration des SCU-Überrahmens im CRYRING dargestellt. Dieser umfasst zurzeit folgende Funktionalität:

- die Datenversorgung (Initialisierung, Übertragung von Rampendaten)
 - einer ADDAC-Karte, um WR-Event-getriggert Amplitudenrampen abzuspielen,
 - zweier DDS-Karten, um WR-Event-getriggert Frequenzrampen abzuspielen,
- sowie
- die Ansteuerung einer SPSIO-Karte, um
 - einen Verstärker ein- und auszuschalten,
 - dessen Status (ein/aus) zurück zu lesen und
 - den Interlockzustand zu lesen.

Die dabei zu übertragenden Informationen lassen sich einteilen in

- Rampendaten
- Werte und Logiksignale
- Events

Anmerkung: Es ist erforderlich, dass durch die ECA-Unit nicht nur die Funktionsgeneratoren gestartet werden, sondern weitere Event-gekoppelte Wertzuweisungen in der DDS ausgelöst werden können (siehe Abschnitt 3).

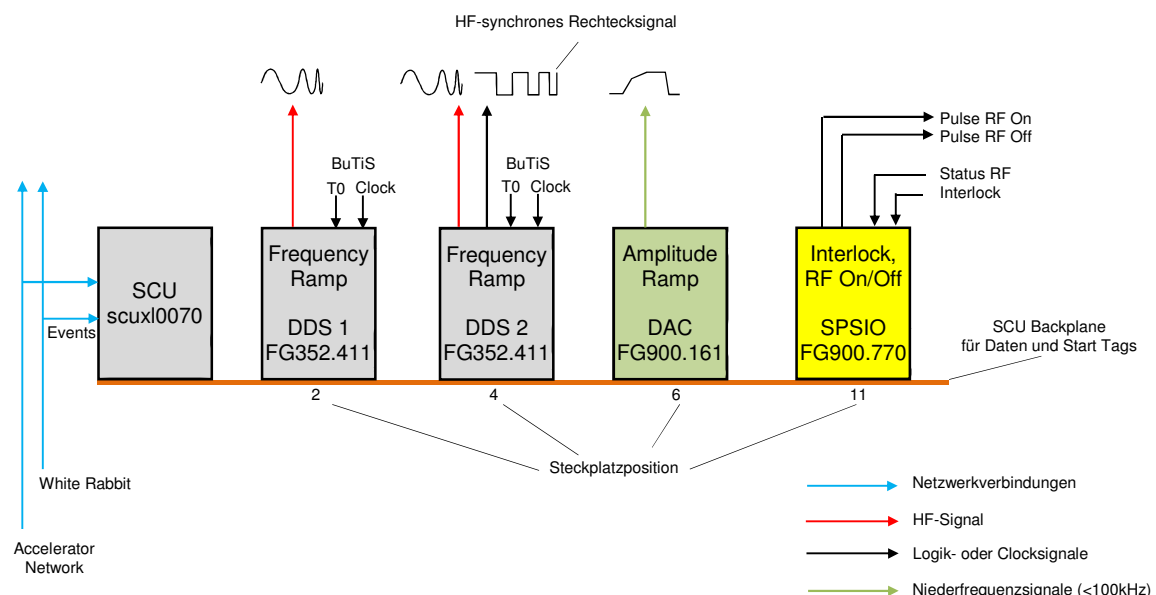


Abbildung 2: Aktuelle Konfiguration des SCU-Überrahmens im CRYRING.

¹ Für eine spätere Erweiterung ist es erforderlich, dass die Funktionalität des Überrahmens YR05BE1 auf zwei Überrahmen aufgeteilt werden kann. Die „FESA RF Cavity Class“ muss daher so generisch programmiert sein, dass sie auf 2 SCUs (YR05BE1F nur mit 2 DDS, YR05BE1A mit den restlichen Karten bestückt) laufen kann.

| Autor | Datum | Version | Dateiname | Seite |
|----------------|------------|---------|--------------------------------------|-------|
| G. Fleischmann | 06.02.2017 | 0.4 | Arb-Notiz-RRF_Cryring-FESA_V0.4.docx | 3/9 |

3 Ansteuerung der DDS aus Sicht der FESA-Klasse

Die DDSen und der DAC werden gleichartig angesteuert. Sie erhalten ihre Rampendaten (Umlauffrequenz und HF-Amplitude) von der Datenversorgung.

Alle Funktionsgeneratoren werden auf dasselbe Start Tag programmiert, so dass die DDSen² und der DAC synchron starten. Beide DDSen erhalten stets die gleiche Umlauffrequenzrampe (Harmonisenzahl $h=1$).

Aus Sicht der RRF, müssen alle Rampendaten für alle denkbaren Beam-Prozesse bereits in der SCU vorgeladen sein. Über das Timing-Netzwerk findet dann die Auswahl der Beam-Prozesse statt. Die damit korrespondierenden Rampendaten werden dann über die SCU-Bus-Backplane an die DDSen und den DAC geschickt und mittels Start Tag synchronisiert. In der zu implementierenden „FESA RF Cavity Class“ muss das für den Cryring genauso vorgesehen werden, wie es auch später für die anderen Synchrotrons benötigt wird.

Bevor der Funktionsgenerator aktiviert wird, muss die Konfiguration der DDS eingestellt werden. (Eine Grundkonfiguration kann auch schon nach dem Einschalten vorgenommen werden als Reaktion auf den Power-Up Interrupt³.) Um verschiedene Konfigurationen aktivieren zu können, können diese vorgeladen und mit einem Start Tag verknüpft werden. Es ist aber auch möglich, sofortige Änderungen in der DDS auszulösen, siehe Tabelle 1.

Einstellung der DDS-Register

Ein sofortiges Setzen der DDS-Register erfolgt durch Schreiben auf die DDS-Adresse 0x1000 (siehe Tabelle 1). Die zu schreibenden Daten setzen sich aus der lokalen (Tabelle 2) DDS-Adresse (High Byte) und den eigentlichen DDS-Daten (Low Byte) zusammen.

Beispiel für einen Zugriff:

Möchte man beispielsweise die Harmonisenzahl $h=4$ mit sofortiger Ausführung setzen, so schreibt man auf die Adresse 0x1000 zunächst 0x2A04 und dann auf die gleiche Adresse 0x2B00 (siehe Tabelle 2). Dabei sind 0x2A die DDS-Registeradresse für die Harmonisenzahl (vor dem Komma) und 0x04 die DDS-Daten (Harmonisenzahl=4) vor dem Komma. Die Nachkommastellen werden nach dem gleichen Schema zu 0x00 gesetzt.

Möchte man eine neue Konfiguration mit einem WhiteRabbit-Event auslösen, so bietet die DDS die Möglichkeit Schattenregistersets zu beschreiben, die dann über ein Start Tag auf der SCU-Bus-Backplane aktiv geschaltet werden⁴. Hierfür stehen die SCU-Bus-Adressen 0x1001 bis 0x13ff zur Verfügung, wobei jede Adresse mit einem separaten Schattenregisterset verknüpft ist. Das Beschreiben der Schattenregister erfolgt nach dem gleichen Schema wie oben für Register zur sofortigen Ausführung (0x1000) beschrieben. Man schreibt also die Daten für die DDS-Register nacheinander auf die gleiche Adresse eines Schattenregistersets (z.B. 0x1001 für Konfigurationsset 1).

Anschließend wird noch das Start Tag, durch das das Schattenregisterset aktiviert werden soll, konfiguriert. Das Start Tag besteht aus 32 Bit. In die unteren 16 Bit sind „eins zu eins“ die

² Die DDSen werden noch mit BuTiS nachsynchronisiert, um eine höhere zeitliche Präzision zu gewährleisten.

³ Nach dem Power-Up meldet sich die DDS (gleiche Registerbelegung wie in der ADDAC) mit einem Interrupt, der von der SCU zurückgesetzt werden muss.

⁴ Auch hier wird mit BuTiS nachsynchronisiert.

| Autor | Datum | Version | Dateiname | Seite |
|----------------|------------|---------|--------------------------------------|-------|
| G. Fleischmann | 06.02.2017 | 0.4 | Arb-Notiz-RRF_Cryring-FESA_V0.4.docx | 4/9 |

Schattenregistersets einzusetzen (z.B. 0x xxxx0001 für Schattenregisterset 1 usw.). Die oberen 16 Bit des Start Tags sind frei einstellbar und werden in den lokalen DDS-Registern (Adressen 0x3C und 0x3D) konfiguriert. Damit das Start Tag sofortscharf geschaltet ist, muss es über die Adresse 0x1000 („sofortige Ausführung“) geschrieben werden. Möchte man die oberen 16 Bit des Start Tags zeitlich präzise wechseln, so nutzt man die Adressen 0x3C und 0x3D der Schattenregister (z.B. 0x1001).

Tabelle 1: DDS-Register (auf die vom SCU-Bus direkt zugegriffen werden kann)

| Beschreibung | DDS-interner Adressoffset | SCU-Bus-Data-Content 15...0 |
|---|---------------------------|--|
| | 16 Bit Adresse | 16 Bit Registerinhalt |
| sofortige Ausführung ohne Start Tag | 0x1000 | DDS-Registeradresse(7..0) DDS-Daten(7.. 0) |
| Zwischenspeicherung in Schattenregisterset 1, konfigurierbares Start Tag, siehe Tabelle 2 | 0x1001 | DDS-Registeradresse(7..0) DDS-Daten(7.. 0) |
| ... | ... | DDS-Registeradresse(7..0) DDS-Daten(7.. 0) |
| Letztes Schattenregisterset 1023, konfigurierbares Start Tag, siehe Tabelle 2 | 0x13FF | DDS-Registeradresse(7..0) DDS-Daten(7.. 0) |

Tabelle 2: Auswahl der relevanten lokalen DDS-Registerbelegung

| Adresse | Name | Default | Beschreibung |
|---------|-----------------------------------|---------|---|
| 0x29 | DDS Reset | 00 | Löst ein lokales Reset im DDS-Chip aus, <i>Datenwort wird nicht ausgewertet</i> |
| 0x2A | Harmonischnzahl (vor dem Komma) | 01 | 16-Bit Festkomma Multiplikator (8.8) zur Multiplikation der Umlauffrequenz |
| 0x2B | Harmonischnzahl (nach dem Komma). | 00 | |
| 0x33 | Phase Offset 1 <31:24> | 00 | Initial Phase Offset. Der übergebene Eingangswert muss vor der Weitergabe mit $10 \cdot 2^{16}$ multipliziert werden und in signed gewandelt werden. Beispiel: 30° -> 0x12C0000 |
| 0x34 | Phase Offset 1 <23:16> | 00 | |
| 0x35 | Phase Offset 1 <15:8> | 00 | |
| 0x36 | Phase Offset 1 <7:0> | 00 | |
| 0x3C | Start Tag <31:24> | 0xAC | Start Tag zum Auslösen der Schattenregister. Die unteren 16 Bit sind den Schattenregistersets fest zugeordnet. Die oberen 16 Bit sind einstellbar, z.B. 0xACDC0001 für Schattenregister 1 |
| 0x3D | Start Tag <23:16> | 0xDC | |

Benötigte RegisterEinstellungen in der DDS

Nötige RegisterEinstellungen für den Crying sind

- Harmonischenzahl setzen (hier auf Default = 0x0100).
- Phase Offset setzen (hier auf Default = 0x0000).
- Start Tag für Schattenregisterset (via Adresse 0x1000 setzen)

Tabelle 3: Betriebsgrenzen des Crying HF Systems: DDS

| DDS Betriebszustand | | | |
|------------------------|-----------------------------|---|------------------------|
| | Normalbetrieb | Beschädigung möglich bei Überschreiten | Startwert (Default) |
| Frequenz | 135 kHz bis 2.4 MHz | 40 kHz bis 6.0 MHz | 135 kHz |
| Harmonischenzahl | 0.0 bis 255.0 | 0.0 bis 255.0 | 1.0 |
| Phase Offset | -180.0 Grad bis +180.0 Grad | -180.0 Grad bis +180.0 Grad | 0 Grad |

Anmerkung: Eingaben durch einen Benutzer müssen immer mit physikalischen Größen erfolgen.

Umrechnung der Sollfrequenz in Codewort

Die Berechnung des Frequency Tuning Word FTW, mit dem die Frequenz des Ausgangssignals (Sinus) der DDS direkt (keine Rampen durch den Funktionsgenerator) eingestellt, wird lautet:

$$FTW = \frac{2^{32}}{200 \text{ MHz}} * f$$

Beispiel: Sollfrequenz f = 10MHz ergibt FTW = 214.748.365 dezimal. Dies ist dann auch der Koeffizient c des Datensatzes für ein Rampensegment.

Soll die Frequenz direkt (ohne Funktionsgenerator) eingestellt werden, so muss wie im oben beschriebenen Verfahren das FTW und anschließend ein „Update DDS“ geschrieben werden, siehe Tabelle 4. Dabei ist das FTW direkt in die Register des Frequency Tuning Word 1, Bits 47..16, einzutragen und die Bits 15..0 auf 0 zu setzen.

Anmerkung: Das Setzen der Harmonischenzahl und des Phase Offset ist nur bei Verwendung des Funktionsgenerators wirksam.

Tabelle 4: Lokale DDS-Registerbelegung um ohne Funktionsgenerator die Frequenz des Ausgangssignals direkt zu setzen.

| Adresse | Name | Default | Beschreibung |
|---------|---------------------------------|---------|---|
| 0x28 | Update DDS | 00 | Löst ein Update aus (Datenwort wird nicht ausgewertet) |
| 0x04 | Frequency Tuning Word 1 <47:40> | 00 | Frequenzwort 1 |
| 0x05 | Frequency Tuning Word 1 <39:32> | 00 | |
| 0x06 | Frequency Tuning Word 1 <31:24> | 00 | |
| 0x07 | Frequency Tuning Word 1 <23:16> | 00 | |
| 0x08 | Frequency Tuning Word 1 <15:8> | 00 | |
| 0x09 | Frequency Tuning Word 1 <7:0> | 00 | |

| Autor | Datum | Version | Dateiname | Seite |
|----------------|------------|---------|-------------------------------------|-------|
| G. Fleischmann | 06.02.2017 | 0.4 | Arb-Notiz-RRF_Crying-FESA_V0.4.docx | 6/9 |

Anmerkungen:

- Der Funktionsgenerator-Ausgang wird über die FESA-Klasse auf eine Sampling-Frequenz von 1MHz eingestellt.
- Der Koeffizient b des Funktionsgenerators der DDS muss vorläufig(!) um 8 Bit nach unten geschiftet werden, der Koeffizient a um 7 Bit. Die Ursache muss geklärt werden .
- IDs der DDS: C_CID_System: 0x002A, C_CID_Group: 0x0001

4 Ansteuerung der ADDAC- Karte

Von der ADDAC-Karte wird nur der erste Funktionsgenerator zur Ausgabe der Amplitudenrampen verwendet. Er muss auf das gleiche Start Tag programmiert werden, wie es auch der Funktionsgenerator der DDS verwendet, um ein zu den Frequenzrampen synchrones Starten zu gewährleisten. Die Auswahl und das Laden der Rampen geschehen auf die gleiche Weise wie bei der DDS.

Die Grenzwerte für den DAC-Ausgang sind abhängig von der in der DDS eingestellten Frequenz. Dies ist in [1] detailliert beschrieben, siehe auch den Mailverkehr zum Thema „Cryring HF Kavität“ zwischen M. Frey, U. Krause, M.Wiebel vom 12.12.2016 etc.

Tabelle 5: Betriebsgrenzen des Cryring HF Systems: DAC

| DAC Betriebszustand | | | | |
|------------------------|-------------------------------|--------------------------------------|--|---------------------|
| | Frequenz-unabhängiger Betrieb | Normalbetrieb | Beschädigung möglich bei Überschreiten | Startwert (Default) |
| Ausgangsspannung | 0 V bis 2.2 V | 0 V bis 5.63 V (frequenzabhängig) | 0 V bis 10 V | 0 V |

| Autor | Datum | Version | Dateiname | Seite |
|----------------|------------|---------|--------------------------------------|-------|
| G. Fleischmann | 06.02.2017 | 0.4 | Arb-Notiz-RRF_Cryring-FESA_V0.4.docx | 7/9 |

5 Treiberschaltenschub FG900.770 SCU_SPSIO1

Zur Ansteuerung des Crying-Treiberschaltenschubs ist die SPSIO1, FG900.770, vorgesehen. Eine weitere Übersicht über die Pinbelegung und deren Funktion ist in den Mails vom Dezember 2016 und Oktober 2016 zu finden.

Es gibt nur einen Einschalt- und einen Ausschaltimpuls. Gelesen wird der Status, ob eingeschaltet ist. Des Weiteren kann ein Interlocksignal gelesen werden, das angibt, ob z.B. eine Tür geöffnet wurde, dann wird automatisch abgeschaltet. Wird die Tür wieder geschlossen, wird das Interlock-Signal zurückgesetzt (es muss/kann nicht von außen zurückgesetzt werden) und der Treiber muss wieder eingeschaltet werden. Dieses Interlock-Signal ist nicht zu verwechseln mit dem Summen-Interlock, siehe Interlock-Kontakt („Bereitschafts-Kontakt“) entsprechend „F-TG-C-03e_Control-System-Equipment-Interlock-and-Status-Signal-Interface-v3.0“.

Zur Steuerung notwendige Kommandos sind

Verstärker-Status (ein/aus) lesen

0x0520 Usr_In_Reg1

(Pin 3) HF_ist_ein - Bit2: (high=ein)

Interlockzustand lesen und auswerten

0x0520 Usr_In_Reg1

(Pin 4) Status_Interlock - Bit7: (high=kein_Interlock)

Verstärker (HF) einschalten

0x0510 Usr_Out_Reg1

(Pin 6) Reset Bit 3! Befehl HFEIN: Bit 2, Puls 200ms

Verstärker (HF) ausschalten

0x0510 Usr_Out_Reg1

(Pin 7) Reset Bit 2! Befehl HFAUS: Bit 3, Puls 200ms

(Pin #) ist die Nummer aus der Spalte Pin D-SUB9F der Datei PinDSub9pol-TreibCrying.pdf, die unten angefügt ist. LSB ist Bit0.

Anmerkung: Der Reset des Bits des jeweils komplementären Kommandos ist nötig, da bei gleichzeitigem 1 setzen von Ein und Aus (Bits 2 und 3) ein nicht definierter Zustand entstehen kann.

| Autor | Datum | Version | Dateiname | Seite |
|----------------|------------|---------|-------------------------------------|-------|
| G. Fleischmann | 06.02.2017 | 0.4 | Arb-Notiz-RRF_Crying-FESA_V0.4.docx | 8/9 |

Tabelle 6: PinDSub9pol-TreibCrying.pdf, Stand: 20.03.2015

| SCU-SPSIO1 | | | | Crying-Treiberschalteneinschub | | | |
|--------------|--------------|----------|-------------|--------------------------------|------------|------------------|-----------------------|
| Pin D-SUB37M | Signale-Name | Richtung | Funktion | Pin D-SUB9F | Signal-Typ | Funktion | Bemerkung |
| 1 | Uext | P | DC+ | 1 | P | +24V | 24V-Netzteil |
| 2 | In0 | E | REM/HAND | | | | |
| 3 | In2 | E | HF IST EIN | 3 | A | Status Ein/Aus | high = HF ist "Ein" |
| 4 | In4 | E | U-Tank ok | | | | |
| 5 | In6 | E | Ext. Interl | | | | |
| 6 | In8 | E | Reserve | | | | |
| 7 | In10 | E | Reserve | | | | |
| 8 | In12 | E | Reserve | | | | |
| 9 | In14 | E | Reserve | | | | |
| 10 | In16 | E | Reserve | | | | |
| 11 | In18 | E | Reserve | | | | |
| 12 | In20 | E | Reserve | | | | |
| 13 | In22 | E | Reserve | | | | |
| 14 | OUT1 | A, OE | GENEIN | | | | |
| 15 | OUT3 | A, OE | HFEIN | 6 | E | Befehl HF Ein | 24V Puls (200 ms) |
| 16 | OUT5 | A, OE | QUIT | | | | |
| 17 | OUT7 | A, OE | Reserve | | | | |
| 18 | EGND | P | GND | 9 | P | GND | 24V-Netzteil |
| 19 | EGND | P | GND | 9 | P | GND | 24V-Netzteil |
| 20 | Uext | P | DC+ | 1 | P | +24V | 24V-Netzteil |
| 21 | IN1 | E | GEN IST EIN | | | | |
| 22 | IN3 | E | E-SPERRE | | | | |
| 23 | IN5 | E | Tank in Res | | | | |
| 24 | IN7 | E | Summenst | 4 | A | Status Interlock | high = kein Interlock |
| 25 | IN9 | E | Reserve | | | | |
| 26 | IN11 | E | Reserve | | | | |
| 27 | IN13 | E | Reserve | | | | |
| 28 | IN15 | E | Reserve | | | | |
| 29 | IN17 | E | Reserve | | | | |
| 30 | IN19 | E | Reserve | | | | |
| 31 | IN21 | E | Reserve | | | | |
| 32 | IN23 | E | Reserve | | | | |
| 33 | OUT2 | A, OE | GENAUS | | | | |
| 34 | OUT4 | A, OE | HFAUS | 7 | E | Befehl HF Aus | 24V Puls (200 ms) |
| 35 | OUT6 | A, OE | Reserve | | | | |
| 36 | OUT8 | A, OE | Reserve | | | | |
| 37 | EGND | P | GND | 9 | P | GND | 24V-Netzteil |

(A = Ausgang, E = Eingang, OE = Open Emitter, P = Power, high = +24V)

6 Offene Fragen

- Aus RRF-Sicht ist noch nicht geklärt, wie die Rampendaten in die SCU kommen und wie sie für die Funktionsgeneratoren aufbereitet werden.
- Abtastfrequenz des Funktionsgeneratorsignals der DDS ist 1 MHz
- Der Koeffizient b des Funktionsgenerators der DDS muss vorläufig(!) um 8 Bit nach unten geschiftet werden, der Koeffizient a um 7 Bit.
Der Koeffizient a des DAC muss um 1 Bit nach oben geschiftet werden, um korrekte Ausgangswerte zu erreichen. Die Ursachen müssen geklärt werden.

7 Literatur

- [1] H. Klingbeil, U. Laier: „Ring-HF-Datenversorgung durch das zentrale Kontrollsystem, Vers. 2, GSI-Arbeitsnotiz Nr. 11012017-RRF.
- [2] M. Frey : „Rampenansteuerung des Crying HF Systems“, GSI-Arbeitsnotiz, CryingHF_0v3.pdf

| Autor | Datum | Version | Dateiname | Seite |
|----------------|------------|---------|-------------------------------------|-------|
| G. Fleischmann | 06.02.2017 | 0.4 | Arb-Notiz-RRF_Crying-FESA_V0.4.docx | 9/9 |